

DOCKET NO.: 264122US2PCT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Akihiko YONEYA

SERIAL NO.: NEW U.S. PCT APPLICATION

FILED: HERewith

INTERNATIONAL APPLICATION NO.: PCT/JP03/10472

INTERNATIONAL FILING DATE: August 19, 2003

FOR: VOLTAGE-CONTROLLED OSCILLATOR AND QUADRATURE MODULATOR

REQUEST FOR PRIORITY UNDER 35 U.S.C. 119
AND THE INTERNATIONAL CONVENTION

Commissioner for Patents
Alexandria, Virginia 22313

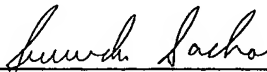
Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicant claims as priority:

<u>COUNTRY</u>	<u>APPLICATION NO</u>	<u>DAY/MONTH/YEAR</u>
Japan	2002-254031	30 August 2002

Certified copies of the corresponding Convention application(s) were submitted to the International Bureau in PCT Application No. PCT/JP03/10472. Receipt of the certified copy(s) by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully submitted,
OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak
Attorney of Record
Registration No. 24,913
Surinder Sachar
Registration No. 34,423

Customer Number

22850

(703) 413-3000
Fax No. (703) 413-2220
(OSMMN 08/03)

BEST AVAILABLE COPY

10/521099
Rec'd PCT/PTO 13 JAN 2005

PCT/JP 03/10472

日 本 国 特 許 庁
JAPAN PATENT OFFICE

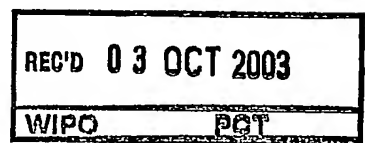
19.08.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年 8月30日

出 願 番 号
Application Number: 特願2002-254031
[ST. 10/C]: [JP 2002-254031]



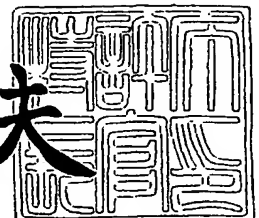
出 願 人
Applicant(s): 財団法人名古屋産業科学研究所

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 9月19日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 CTL00257

【あて先】 特許庁長官 殿

【国際特許分類】 H03L 7/00
H04L 27/20

【発明者】

【住所又は居所】 愛知県豊田市梅坪町 2 丁目 7 番地 1 カサヴェルデ 3 0
1

【氏名】 米谷 昭彦

【特許出願人】

【識別番号】 598091860

【氏名又は名称】 財団法人名古屋産業科学研究所

【代表者】 内藤 進

【電話番号】 052-223-6639

【手数料の表示】

【予納台帳番号】 172639

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電圧制御発振器および直交変調器

【特許請求の範囲】

【請求項 1】 制御信号の値に応じて出力信号の周波数が変化する電圧制御発振器において、

- (1) 4 以上の偶数個の増幅器を持ち、
 - (2) 前記増幅器はそれぞれ、(a) 第 1 の入力と第 2 の入力を持ち、(b) 第 1 の入力から出力までおよび第 2 の入力から出力までのゲインの符号がともに負で、(c) 第 1 の入力から出力までおよび第 2 の入力から出力までの信号伝播遅延時間が前記制御信号の値により変化するものであり、
 - (3) それぞれの前記増幅器の第 1 の入力に関しては、前記増幅器すべてを以ってリング状になるように他の前記増幅器の一つの出力に接続され、
 - (4) それぞれの前記増幅器の第 2 の入力に関しては、その増幅器から偶数段離れた前記増幅器の一つの出力に接続される、
- ことを特徴とする電圧制御発振器。

【請求項 2】 制御信号の値に応じて出力信号の周波数が変化する電圧制御発振器において、

- (1) 第 1 の増幅器、第 2 の増幅器、第 3 の増幅器、第 4 の増幅器を持ち、
- (2) 第 1 の増幅器、第 2 の増幅器、第 3 の増幅器、第 4 の増幅器はそれぞれ、
 - (a) 第 1 の入力と第 2 の入力を持ち、
 - (b) 第 1 の入力から出力までおよび第 2 の入力から出力までのゲインの符号がともに負で、
 - (c) 第 1 の入力から出力までおよび第 2 の入力から出力までの信号伝播遅延時間が前記制御信号の値により変化するものであり、
- (3) (a) 第 1 の増幅器の出力は第 2 の増幅器の第 1 の入力および第 3 の増幅器の第 2 の入力に接続され、(b) 第 2 の増幅器の出力は第 3 の増幅器の第 1 の入力および第 4 の増幅器の第 2 の入力に接続され、(c) 第 3 の増幅器の出力は第 4 の増幅器の第 1 の入力および第 1 の増幅器の第 2 の入力に接続され、(d) 第 4 の増幅器の出力は第 1 の増幅器の第 1 の入力および第 2 の増幅器の第 2 の入力に接続される

ことを特徴とする電圧制御発振器。

【請求項 3】 制御信号の値に応じて出力信号の周波数が変化する電圧制御発振器において、

(1) 第 1 の増幅器、第 2 の増幅器、第 3 の増幅器、第 4 の増幅器、第 5 の増幅器、第 6 の増幅器、第 7 の増幅器、第 8 の増幅器を持ち、

(2) 第 1 の増幅器、第 2 の増幅器、第 3 の増幅器、第 4 の増幅器、第 5 の増幅器、第 6 の増幅器、第 7 の増幅器、第 8 の増幅器はそれぞれ、(a) 第 1 の入力と第 2 の入力を持ち、(b) 第 1 の入力から出力までおよび第 2 の入力から出力までのゲインの符号がともに負で、(c) 第 1 の入力から出力までおよび第 2 の入力から出力までの信号伝播遅延時間が前記制御信号の値により変化するものであり、

(3) (a) 第 1 の増幅器の出力は第 2 の増幅器の第 1 の入力および第 5 の増幅器の第 2 の入力に接続され、(b) 第 2 の増幅器の出力は第 3 の増幅器の第 1 の入力および第 6 の増幅器の第 2 の入力に接続され、(c) 第 3 の増幅器の出力は第 4 の増幅器の第 1 の入力および第 7 の増幅器の第 2 の入力に接続され、(d) 第 4 の増幅器の出力は第 5 の増幅器の第 1 の入力および第 8 の増幅器の第 2 の入力に接続され、(e) 第 5 の増幅器の出力は第 6 の増幅器の第 1 の入力および第 1 の増幅器の第 2 の入力に接続され、(f) 第 6 の増幅器の出力は第 7 の増幅器の第 1 の入力および第 2 の増幅器の第 2 の入力に接続され、(g) 第 7 の増幅器の出力は第 8 の増幅器の第 1 の入力および第 3 の増幅器の第 2 の入力に接続され、(h) 第 8 の増幅器の出力は第 1 の増幅器の第 1 の入力および第 4 の増幅器の第 2 の入力に接続される

ことを特徴とする電圧制御発振器。

【請求項 4】 制御信号の値に応じて出力信号の周波数が変化する電圧制御発振器において、

(1) 偶数個の同等な増幅器がリング状に接続され、

(2) それぞれの前記増幅器は、(a) 微小信号に対する伝達関数は少なくとも一つの不安定零点を持ち、(b) その直流ゲインの絶対値は 1 未満であり、(c) その位相特性が前記制御信号の値によって変化する、

ことを特徴とする電圧制御発振器。

【請求項 5】 変調周波数入力と被変調信号入力を持ち、変調周波数信号に対して予め定められた有理数である指定倍数を乗じた周波数で互いに 90 度位相がずれた変調信号により前記被変調信号入力の信号に対して変調を行う直交変調器において、互いに 90 度位相がずれた前記変調信号を生成する請求項 1 または請求項 2 または請求項 3 または請求項 4 の多相電圧制御発振器と、前記被変調信号を前記変調信号により変調する手段と、前記変調信号の周波数と前記変調周波数入力の周波数の比を前記指定倍数に等しくせしめる手段とを有することを特徴とする直交変調器。

【請求項 6】 基準周波数入力と被変調信号入力と変調周波数指定入力を持ち、前記基準周波数入力の周波数に対して前記変調周波数指定入力により指定した値を乗じた周波数と等しい周波数で互いに 90 度位相がずれた変調信号により前記被変調信号入力の信号に対して変調を行う直交変調器において、互いに 90 度位相がずれた前記変調信号を生成する請求項 1 または請求項 2 または請求項 3 または請求項 4 の多相電圧制御発振器と、前記被変調信号を前記変調信号により変調する手段と、前記変調信号の周波数と前記基準周波数入力の周波数の比を前記変調周波数指定入力により指定した値に等しくせしめる手段とを有することを特徴とする直交変調器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、リング発振器による電圧制御発振器および互いに位相が 90 度ずれた信号で変調を行う直交変調器に関するものである。なお、電圧制御発振器とは、制御信号の値に応じて発振周波数が連続的に変化する発振器のことであり、制御信号の種類としては電圧信号に限定されるものではないが、慣用的使用に従い、本明細書においても「電圧制御発振器」の名称を用いる。

【0002】

【従来の技術】

従来のリング発振器においては、差動増幅器を用いない場合においては、反転

増幅器を奇数個、リング状に接続していたが、内部の信号が相補的ではないため、外部からの混入信号の影響により位相雑音が大きくなりやすいといった問題点があった。また、増幅器に差動増幅器を用いれば、外部からの混入信号に対しては影響を少なくすることができるが、差動増幅器を用いることによって熱雑音による位相雑音が大きくなってしまいといった問題があった。

【0003】

従来の直交変調器においては、直交する変調信号を得るために、変調入力に対して移相器を用いて位相を90度ずらすことにより互いに位相が90度ずれた信号を得たり、変調入力の信号を分周することにより互いに位相が90度ずれた信号を得たりしていた。

【0004】

移相器を用いて位相を90度ずらす方法に関しては、位相を正確に90度ずらすためには、移相器の構成要素の精度を高めるか、移相器をトリミングにより調整するか、移相器を自動校正するなどの方法をとる必要がある。しかし、移相器の構成要素の精度を高める方法はIC化には向かず、コストアップにもつながるといった問題点があった。移相器をトリミングする方法は、トリミングのためのコストがかかるといった問題点があった。移相器を自動校正する方法は、移相器による移相量を正確に検出する手段と自動校正する手段が必要となり、コストアップを招いてしまうといった問題点があった。

【0005】

変調入力を分周することにより、位相が90度ずれた変調信号を得る方法に関しては、変調信号より高い周波数の変調入力の信号が必要となり、特に変調周波数が高い場合においては、高い周波数の信号に追従する素子を使用する必要性が生じたり、高い周波数の変調入力の信号を生成しなければならず、コストアップを招いたり、消費電力の増加を招くといった問題点があった。

【0006】

一方、電圧制御発振器に関しては、いくつかの方式が使われているが、リング発振器を用いた方法では、互いに90度位相のずれた信号を直接取り出すためには、偶数段のリング発振器を用いる必要があり、今までは偶数個の差動増幅器を

リング状に接続していた。差動増幅器を用いているため、リング発振器の位相雑音がより大きくなってしまっていた。

【0007】

【発明が解決しようとする課題】

本発明が解決しようとする課題は、(1) 位相雑音が比較的少なく外部からの混入信号の影響をあまり受けないリング発振器を実現することおよび(2) 精度の良い直交変調器を実現するための互いに位相が90度精度良くずれた変調信号を得ることの二つである。

【0008】

【課題を解決するための手段】

上記二つの課題は、偶数個の単出力増幅器によりリング発振器を構成することにより解決できる。従来の技術においては、単出力の増幅器を偶数段リング状に接続したのでは発振動作を行わせることができなかったが、(1) 各増幅器を2入力とし、その入力信号を互いに奇数段離れた二つの増幅器の出力とする、または(2) 各増幅器に不安定零点(実部の値が正である零点)を持たせる、のどちらかの方法を用いることにより、リング発振器として動作させることを可能にする。

【0009】

リング発振器の増幅器の段数を偶数にすることにより、発振動作を行っている各信号に対して相補的な信号が存在するので、それらの信号を近接して配線することにより、外部からの混入信号による発振周波数に対する影響を小さくすることができる。すなわち、外部からの混入信号による位相雑音を抑制することができる。

【0010】

リング発振器の位相雑音を抑える手段としては、リング発振器を構成している増幅器を差動型ではない単出力のものとするることにより、熱雑音による位相雑音を抑えることができることが知られている。また、差動増幅器を用いる場合に比べて発振動作の振幅を大きく取ることができるので、その点でも位相雑音の抑制に有利である。

【0011】

リング発振器の段数として偶数が許されることにより、段数を4の倍数にすることによって、互いに位相が90度ずれた発振出力を直接得ることができ、直交変調を行なう場合に便利である。また、変調器においてキャリア信号を2逡倍する直交変調器においては、互いに位相が45度ずれた信号が必要となるが、リング発振器の段数を8とすることにより、互いに位相が45度ずれた信号を得ることができる。

【0012】

【実施例】

図1は、本発明の第1の実施例である電圧制御発振器である。位相0度、90度、180度、270度の発振出力が得られる。可変遅延反転加算増幅器11a, 11b, 11c, 11dは、それぞれ信号伝播における遅延時間が電圧制御発振器の制御信号81の値によって変化するものである。

【0013】

可変遅延反転加算増幅器11a, 11b, 11c, 11dの第1の入力に関するゲインと第2の入力に関するゲインが等しく、それぞれの増幅器の特性が等しい場合、この発振器はそれぞれの増幅器における位相遅れが45度となる周波数にて発振する。

【0014】

電圧制御発振器においては、各増幅器が反転増幅器として動作し、各増幅器は奇数段異なった2個所の増幅器の出力を入力としているため、バイステーブル動作をしない。

【0015】

図2は、本発明の第1の実施例である電圧制御発振器における可変遅延反転加算増幅器11a, 11b, 11c, 11dの第1の実現例である。それぞれの増幅器は、2個のPチャンネルFETであるQ1, Q3、2個のNチャンネルFETであるQ2, Q4、および負荷コンデンサC1により構成される。可変遅延反転加算増幅器の遅延時間制御入力Dadjは、増幅器の電源電圧となっている。

【0016】

Q 1 および Q 2 により構成される 1 入力 1 出力反転増幅器と Q 3 および Q 4 により構成される 1 入力 1 出力反転増幅器の出力同士を短絡させることにより、2 つの増幅器の出力に相当する値の平均値が出力されることになる。電源電圧である遅延時間制御入力 $D a d j$ の値が変化することにより、Q1, Q2, Q3, Q4 のドライブ能力が変化することにより増幅器としての遅延時間が変化し、それによらない、発振器の発振周波数が変化する。

【0 0 1 7】

可変遅延反転加算増幅器 1 1 a, 1 1 b, 1 1 c, 1 1 d の第 1 の実現例においては、増幅器が相補的な F E T により構成されているので、 $1/f$ ノイズによる発振出力信号のスプリアスを抑制できることが期待できる。

【0 0 1 8】

図 3 は、本発明の第 1 の実施例である電圧制御発振器における可変遅延反転加算増幅器 1 1 a, 1 1 b, 1 1 c, 1 1 d の第 2 の実現例である。それぞれの増幅器は、2 個の P チャンネル F E T である Q 1, Q 3、2 個の N チャンネル F E T である Q 2, Q 4、および負荷コンデンサ C 1 により構成される。可変遅延反転加算増幅器の遅延時間制御入力 $D a d j$ は、増幅器の電源電圧となっている。

【0 0 1 9】

増幅器の第 2 の実現例においては、F E T を縦積みにして加算増幅回路を構成しているため、図 2 に示す増幅器の第 1 の実現例に対して省電力化をはかることができる。しかし、発振器に所望の動作を行なわせるためには、入力 V 1 からのゲインと入力 V 2 からのゲインをある程度合わせるように構成する必要があるといった注意が必要である。

【0 0 2 0】

図 4 は、本発明の第 1 の実施例である電圧制御発振器における可変遅延反転加算増幅器 1 1 a, 1 1 b, 1 1 c, 1 1 d の第 3 の実現例である。それぞれの増幅器は、S i バイポーラトランジスタ $T r 1$ 、抵抗 R 1, R 2, R 3 および可変定電流源 S 1 により構成されている。遅延時間制御入力 $D a d j$ の値により可変定電流源 S 1 が供給する電流が決定されるようになっている。

【0 0 2 1】

遅延時間制御入力 D_{adj} の値が変化すると、Si バイポーラトランジスタ T_{r1} におけるコレクタ電流が変化する。それによっても、Si バイポーラトランジスタ T_{r1} のコレクターベース間の静電容量が変化する。この Si バイポーラトランジスタ T_{r1} のコレクターベース間の静電容量と抵抗 R_3 により 1 次遅れの遅延が発生するので、結局、遅延時間制御入力 D_{adj} の値が変化することにより、増幅器の遅延時間が変化し、発振器の発振周波数が変化することになる。

【0022】

本発明の第 1 の実施例においては、増幅器を 4 段、リング状につないでいたが、増幅器の段数は 4 以上の偶数であればよく、4 段でなくてもよい。

【0023】

図 5 は、本発明の第 2 の実施例である電圧制御発振器である。位相 0 度、45 度、90 度、135 度、180 度、225 度、270 度、315 度の発振出力が得られる。可変遅延反転加算増幅器 11a, 11b, 11c, 11d, 11e, 11f, 11g, 11h は、それぞれ信号伝播における遅延時間が電圧制御発振器の制御信号 81 の値によって変化するものである。

【0024】

可変遅延反転加算増幅器 11a, 11b, 11c, 11d, 11e, 11f, 11g, 11h の第 1 の入力に関するゲインと第 2 の入力に関するゲインが等しく、それぞれの増幅器の特性が等しい場合、この発振器はそれぞれの増幅器における位相遅れが 67.5 度となる周波数にて発振する。

【0025】

この電圧制御発振器においては、各増幅器が反転増幅器として動作し、各増幅器は奇数段異なった 2 個所の増幅器の出力を入力としているため、バイステープル動作をしない。各増幅器にける入力信号は、前段の増幅器の出力と、4 段前の増幅器の出力としているが、この接続方法を変えると、得られる発振出力の位相が 45 度おきではなく 90 度おきとすることもできる。

【0026】

本発明の第 2 の実施例である電圧制御発振器における可変遅延反転加算増幅器

11a, 11b, 11c, 11d, 11e, 11f, 11g, 11hの実現例としては、図2に示したもの、図3に示したもの、図4に示したものなどがある。

【0027】

図6は、本発明の第3の実施例である多相出力電圧制御発振器である。位相が0度、90度、180度および270度の発振出力が得られる。

【0028】

この発振器は四つの可変遅延非最小位相増幅器12a, 12b, 12c, 12dがリング状に接続されて構成されており、電圧制御発振器の制御信号81は、四つの可変遅延非最小位相増幅器12a, 12b, 12c, 12dの遅延制御入力となっている。

【0029】

可変遅延非最小位相増幅器12a, 12b, 12c, 12dは特性がそろったものであり、直流ゲインの絶対値が1未満で、発振周波数におけるゲインの絶対値が1よりも大きく、伝達関数に正の実部を持つ零点（不安定零点）を持つものである。可変遅延非最小位相増幅器12a, 12b, 12c, 12dの伝達関数が不安定零点を持っていることにより、図6に示す回路をリング発振器として動作させることができる。

【0030】

4段の可変遅延非最小位相増幅器12a, 12b, 12c, 12dがリング状に接続されているので、4段の可変遅延非最小位相増幅器12a, 12b, 12c, 12dを信号が通過する時の位相遅れは360度となる。したがって、増幅器1段あたりの位相遅れは90度となる。すなわち、可変遅延非最小位相増幅器12a, 12b, 12c, 12dのそれぞれの位相遅れが90度となる周波数において発振することになる。可変遅延非最小位相増幅器12a, 12b, 12c, 12dの遅延は制御信号81により制御されるので、この電圧制御発振器の発振周波数は制御信号81の値により制御されることになる。

【0031】

本発明第3の実施例においては、四つの可変遅延非最小位相増幅器12a, 12b, 12c, 12dの特性をそろえることにより、位相が正確に90度異なっ

た発振出力を容易に得ることができる。

【0 0 3 2】

ただし、可変遅延非最小位相増幅器 1 2 a, 1 2 b, 1 2 c, 1 2 d の動特性を適切に設定しないと、各段の増幅器における位相遅れが 9 0 度となるようには動作しない。各段の増幅器の位相遅れが 9 0 度となるようにするには、例えば、可変遅延非最小位相増幅器 1 2 a, 1 2 b, 1 2 c, 1 2 d の動特性を、次の伝達関数と飽和要素の組み合わせとすればよい。

【0 0 3 3】

【数 1】

$$G(s) = \frac{-2as + 0.95}{(as)^2 + 2as + 1}$$

【0 0 3 4】

ただし、数 1 における a (ただし $a > 0$) は、可変遅延非最小位相増幅器 1 2 a, 1 2 b, 1 2 c, 1 2 d における遅延に関するパラメータで、外部からの制御信号により、その値が変化するものである。このとき、この伝達関数の零点は、 $0.475 \times a$ となり、正の実部を持つので不安定零点となる。よって、この増幅器は非最小位相となる。

【0 0 3 5】

本発明第 3 の実施例における可変遅延非最小位相増幅器 1 2 a, 1 2 b, 1 2 c, 1 2 d の実現例として、図 7 に示すものがある。一般に、増幅器を 2 段の反転増幅器で構成し、1 段目の反転増幅器の入力を増幅器の入力とし、2 段目の反転増幅器を、増幅器の入力と 1 段目の増幅器の出力の二つの信号に対する加算増幅器として構成することにより、その増幅器の伝達関数に不安定零点を持たせることができ、増幅器を非最小位相とすることができる。図 7 における抵抗 R 4, R 5, R 6, R 7 の値を適当に設定することにより、増幅器に数 1 に示す伝達関数を持たせることができる。

【0 0 3 6】

本発明第 3 の実施例における可変遅延非最小位相増幅器 1 2 a, 1 2 b, 1 2

c, 12dの実現方法は、図7に示すものに限ったものではなく、他の方法により実現してもよい。また、本発明第3の実施例における可変遅延非最小位相増幅器12a, 12b, 12c, 12dの伝達関数は、数1に示すものに限ったものではなく、他の形の伝達関数を有してもよい。

本発明の第3の実施例においては、増幅器を4段、リング状につないでいたが、増幅器の段数は任意であり、4段でなくてもよい。

【0037】

本発明の第3の実施例においては、可変遅延非最小位相増幅器12a, 12b, 12c, 12dとして非反転の増幅器を用いていたが、反転増幅器を用いてもよい。その場合、例えば、数1の伝達関数に-1を乗じた伝達関数と飽和要素を加え合わせた動特性を持つような反転増幅器を用いることにより、所望の動作を行なわせることができる。

【0038】

図8は、本発明の第4の実施例である直交変調器である。一つの被変調信号83に対して、変調周波数信号82と同じ周波数を持ち互いに位相が90度ずれた信号によりそれぞれ変調を行い、二つの変調出力信号84a, 84bを得るものである。受信装置の直交復調器として用いることができる。

【0039】

電圧制御発振器23は、本発明を用いた多相出力の電圧制御発振器であり、制御信号81の値に応じた周波数で、互いに位相が90度ずれた信号91, 92を出力するものである。位相検出器25は、電圧制御発振器23の発振出力である信号91と変調周波数信号82の位相差を検出し、その位相差に応じた信号を位相比較出力信号86として出力するものである。補償器24は、電圧制御発振器23、補償器24、位相検出器25により構成されるPLLの安定性と性能を確保するものである。

【0040】

電圧制御発振器23、補償器24、位相検出器25により構成されるPLLにより、電圧制御発振器23は変調周波数信号82と同じ周波数の信号91, 92を出力するように制御される。被変調信号83は変調器22a, 22bにおいて

、電圧制御発振器 23 の 2 相の発振出力である信号 91, 92 により変調が掛けられ、それぞれ変調出力信号 84a, 84b として出力される。

【0041】

電圧制御発振器 23 の 2 相の発振出力である信号 91, 92 は、位相が 90 度精度良くずれているので、被変調信号 83 に対して、変調周波数信号 82 と同じ周波数で精度良く直交した信号により変調された変調出力信号 84a, 84b を得ることができる。

【0042】

この直交変調器においては、PLL におけるループ帯域幅を広くとることができるので、位相検出器 25 として乗算型のものを用いるなどを行うことにより回路の簡素化を図ることができる。

【0043】

本発明の第 4 の実施例においては、電圧制御発振器 23 の出力をそのまま位相検出器 25 に入力していたが、分周比が固定の分周器を間に入れてもよい。また、本発明の第 4 の実施例においては、変調周波数信号 82 をそのまま位相検出器 25 に入力していたが、分周比が固定の分周器を間に入れてもよい。

【0044】

図 9 は、本発明の第 5 の実施例である直交変調器である。二つの被変調信号 83a, 83b に対して、変調周波数信号 82 と同じ周波数を持ち互いに位相が 90 度ずれた信号によりそれぞれ変調を行い、それらの信号を加算器 27 により合成し、一つの変調出力信号 84 を得るものである。送信装置の直交変調器として用いることができる。本発明の第 5 の実施例における動作は、被変調信号の数と変調出力信号の数を除き、本発明の第 4 の実施例と同じである。

【0045】

図 10 は、本発明の第 6 の実施例である直交変調器である。被変調信号 83 に対して、基準周波数信号 85 の周波数に対して分周数設定信号 88 で指定される値を乗じた周波数を持ち互いに位相が 90 度ずれた信号によりそれぞれ変調を行い、二つの変調出力信号 84a, 84b を得るものである。

【0046】

電圧制御発振器 23 は、本発明を用いた多相出力の電圧制御発振器であり、制御信号 81 の値に応じた周波数で、互いに位相が 90 度ずれた信号 91, 92 を出力する。プログラマブル分周期器 26 は、電圧制御発振器 23 の出力の信号 91 に対して、分周数設定信号 88 で指定される値により分周を行い分周出力信号 87 として出力するものである。位相検出器 25 はプログラマブル分周器 26 の出力である分周出力信号 87 と基準周波数信号 85 の位相差を検出し、その位相差に応じた信号を位相比較出力信号 86 として出力するものである。補償器 24 は、電圧制御発振器 23、補償器 24、位相検出器 25、プログラマブル分周器 26 により構成される PLL の安定性と性能を確保するものである。

【0047】

電圧制御発振器 23、補償器 24、位相検出器 25、プログラマブル分周器 26 により構成される PLL により、電圧制御発振器 23 は基準周波数信号 85 の周波数に対して分周数設定信号 88 で指定される値を乗じた周波数の信号 91, 92 を出力するように制御される。被変調信号 83 は変調器 22a, 22b において、電圧制御発振器 23 の 2 相の発振出力である信号 91, 92 により変調が掛けられ、それぞれ変調出力信号 84a, 84b として出力される。

【0048】

電圧制御発振器 23 の 2 相の発振出力である信号 91, 92 は、位相が 90 度精度良くずれているので、被変調信号 83 に対して、基準周波数信号 85 の周波数に対して分周数設定信号 88 で指定される値を乗じた周波数で精度良く直交した信号により変調された変調出力信号 84a, 84b を得ることができる。

【0049】

本発明の第 6 の実施例においては、プログラマブル分周期器 26 の分周数を分周数設定信号 88 として外部から入力していたが、分周器の分周数は固定でもよい。また、分周数は整数であるが、分周数を周期毎に変更することにより、実質的な分周数を有理数となるようにしてもよい。

【0050】

図 11 は、本発明の第 7 の実施例である直交変調器である。二つの被変調信号 83a, 83b に対して、変調周波数信号 82 と同じ周波数を持ち互いに位相が

90度ずれた信号によりそれぞれ変調を行い、それらの信号を加算器27により合成し、一つの変調出力信号84を得るものである。送信装置の直交変調器として用いることができる。本発明の第7の実施例における動作は、被変調信号の数と変調出力信号の数を除き、本発明の第6の実施例と同じである。

【0051】

【発明の効果】

以上のように、本発明を用いることにより、外部からの混入信号の影響を受けにくく位相雑音の小さいリング発振器を構築することができる。また、互いに位相が90度異なった信号を容易に精度良く得ることができ、直交変調器を容易に精度良く構成することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例におけるブロック線図

【図2】 可変遅延反転加算増幅器の第1の回路例

【図3】 可変遅延反転加算増幅器の第2の回路例

【図4】 可変遅延反転加算増幅器の第3の回路例

【図5】 本発明の第2の実施例におけるブロック線図

【図6】 本発明の第3の実施例におけるブロック線図

【図7】 本発明の第3の実施例における可変遅延非最小位相増幅器の回路例

【図8】 本発明の第4の実施例におけるブロック線図

【図9】 本発明の第5の実施例におけるブロック線図

【図10】 本発明の第6の実施例におけるブロック線図

【図11】 本発明の第7の実施例におけるブロック線図

【符号の説明】

11a, 11b, 11c, 11d, 11e, 11f, 11g, 11h...

・可変遅延反転加算増幅器

12a, 12b, 12c, 12d...可変遅延非最小位相増幅器

22a, 22b...変調器

23...電圧制御発振器

24...補償器

- 2 5 位相検出器
- 2 6 プログラマブル分周期
- 2 7 加算器
- 8 1 電圧制御発振器の制御信号
- 8 2 変調周波数信号
- 8 3, 8 3 a, 8 3 b 被変調信号
- 8 4, 8 4 a, 8 4 b 変調出力信号
- 8 5 基準周波数信号
- 8 6 位相比較出力信号
- 8 7 分周出力信号
- 8 8 分周数設定信号
- 9 1 電圧制御発振器の位相 0 度の出力信号
- 9 2 電圧制御発振器の位相 9 0 度の出力信号
- 9 3 電圧制御発振器の位相 0 度の相補出力信号または位相 1 8 0 度の出力信号
- 9 4 電圧制御発振器の位相 9 0 度の相補出力信号または位相 2 7 0 度の出力信号
- 9 5 電圧制御発振器の位相 4 5 度の出力信号
- 9 6 電圧制御発振器の位相 1 3 5 度の出力信号
- 9 7 電圧制御発振器の位相 4 5 度の相補出力信号または位相 2 2 5 度の出力信号
- 9 8 電圧制御発振器の位相 1 3 5 度の相補出力信号または位相 3 1 5 度の出力信号
- C 1 負荷コンデンサ
- D a d j 可変遅延反転加算増幅器または可変遅延非最小位相増幅器の遅延時間制御入力
- Q 1, Q 3 P チャンネル F E T
- Q 2, Q 4 N チャンネル F E T
- R 1, R 2, R 3, R 4, R 5, R 6, R 7 抵抗

$S_1, S_2, S_3 \dots$ 可変定電流源

$Tr_1, Tr_2, Tr_3 \dots$ S_i バイポーラトランジスタ

$V_1, V_2 \dots$ 可変遅延反転加算増幅器の入力

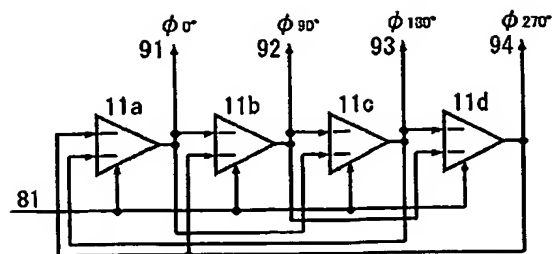
$V_i \dots$ 可変遅延非最小位相増幅器の入力

$V_o \dots$ 可変遅延反転加算増幅器または可変遅延非最小位相増幅器の

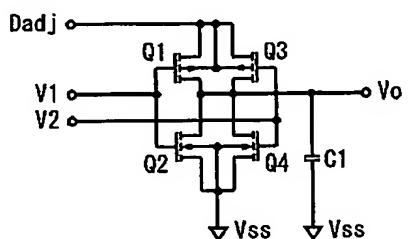
出力

【書類名】 図面

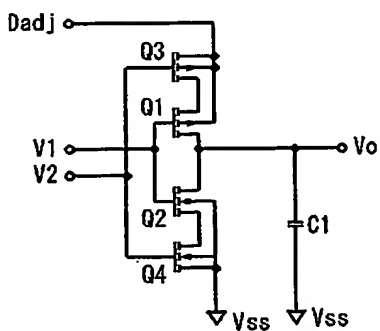
【図 1】



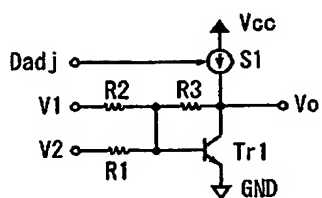
【図 2】



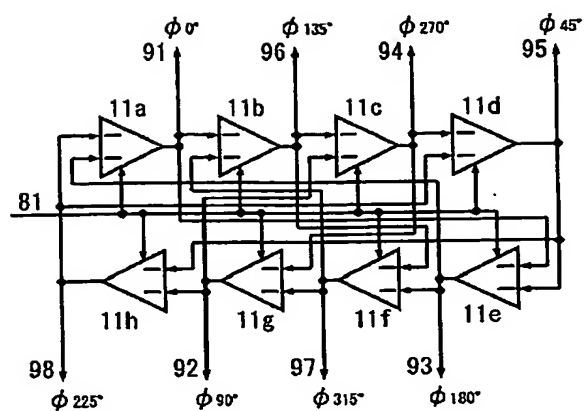
【図 3】



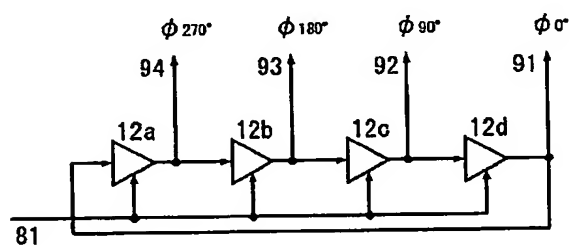
【図 4】



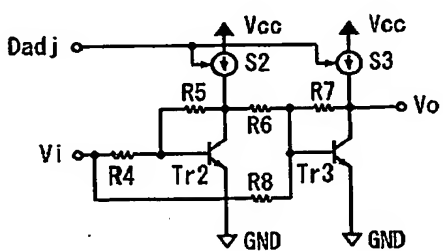
【図 5】



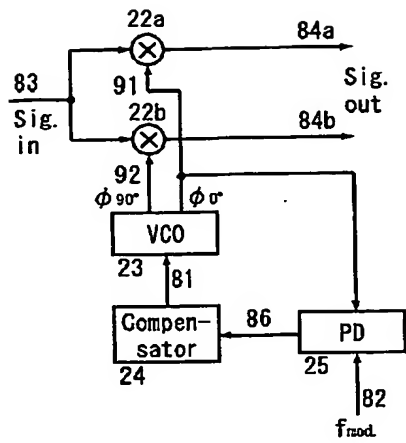
【図 6】



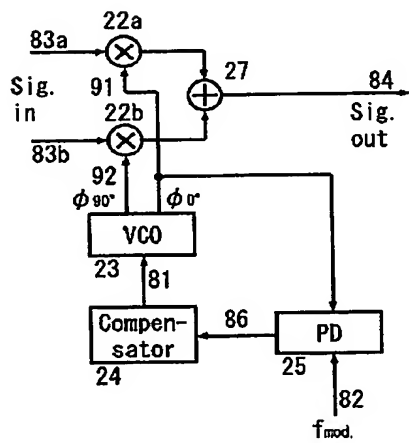
【図 7】



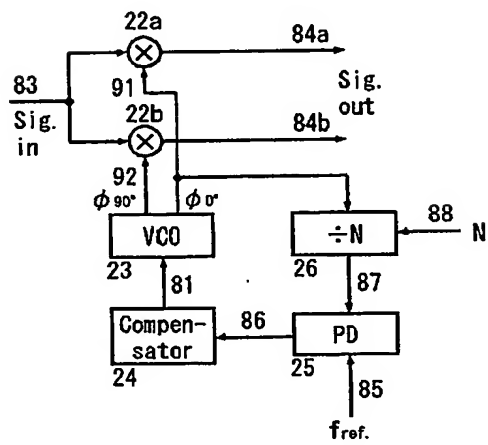
【図 8】



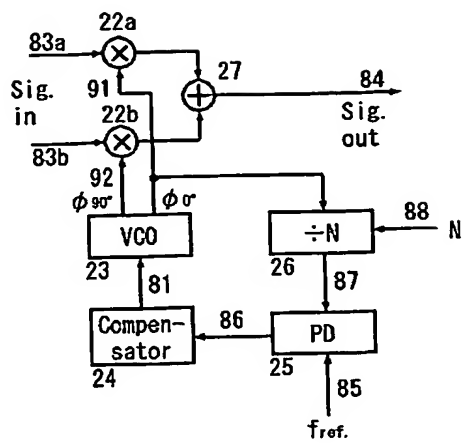
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 単出力のインバータによるリング発振器は、差動増幅器によるリング発振器に比べ位相雑音が少ないなどの利点があるが、従来の技術ではリング発振器の増幅器の段数を奇数にしなければならず、直交変調のための互いに位相が90度ずれた信号を直接生成することができないとか、外部から混入する信号に対する感度が高いなどの問題点があった。

【解決手段】 本発明では、偶数段の2入力反転加算増幅器によりリング発振器を構成し、それぞれの増幅器の入力に対して偶数段ずれた位置の増幅器からの信号を加え合わせることにより、所望の発振動作を実現し、位相が互いに90度ずれた信号を直接生成している。また、リング発振器内の信号に対しては互いに相補的な関係にある信号が存在するので、それらの信号を近接して配線することにより、外部から混入する信号に対する低感度を実現できる。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 5 4 0 3 1
受付番号	5 0 2 0 1 2 9 8 5 2 3
書類名	特許願
担当官	第七担当上席 . 0 0 9 6
作成日	平成 1 4 年 9 月 2 日

< 認定情報・付加情報 >

【提出日】 平成14年 8月30日

次頁無

特願2002-254031

出願人履歴情報

識別番号

[598091860]

1. 変更年月日

1998年 7月 9日

[変更理由]

新規登録

住 所

愛知県名古屋市中区栄二丁目10番19号

氏 名

財団法人名古屋産業科学研究所

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.